УДК 621.374

ПРИСТРІЙ АВТОМАТИЧНОЇ ВИТРИМКИ ЧАСУ НА ПЛІС

Ваховський І.В., Швидюк О.С.
Науковий керівник – проф., к.т.н. Кофанов В.Л.

Розглядається можливість створення цифрової системи на ПЛІС для радіотехнічних застосувань, що включає в себе мікропроцесорні набори довільної конфігурації.

Шляхом поєднання в єдиний комплекс двох ПЛІС: MAX7000S – енергонезалежна EEPROM-типу з низьким рівнем інтеграції та FLEX10K – енергозалежна FPGA-типу із значно більшим рівнем інтеграції стає можливим виконати мікроконтролер (МК) довільної конфігурації. Блоки МК розміщено таким чином, що постійна пам’ять програм, а також пам’ять даних містяться в ПЛІС EEPROM-типу (рисунок 1), а мікропроцесорна частина разом з інтерфейсною, регістрами, портами вводу-виводу та оперативною пам’яттю – в мікросхемі FPGA-типу (рисунок 2). Конфігурованість ПЛІС дозволяє легко змінювати структуру МК, додавати до нього необхідні периферійні пристрої або ж навпаки зменшувати їх кількість, збільшуючи продуктивність всієї системи.

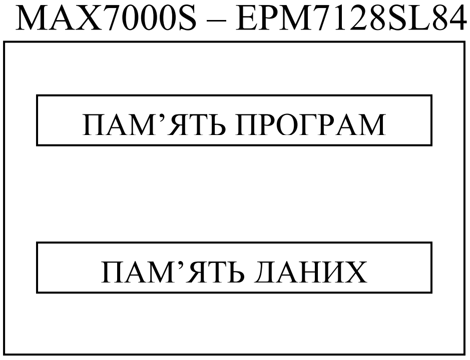

Рисунок 1

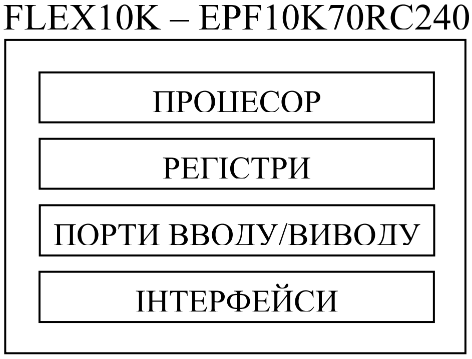

Рисунок 2

Систему на двох ПЛІС фірми Altera розроблено на прикладі пристрою автоматичної витримки часу, призначеного для програмного керування об’єктами. Від кварцового генератора у синтезаторі частот утворюються сигнали в діапазоні $25 \cdot 10^6$… 0,1 Гц, з яких у програмованому лічильнику і генераторі кодових послідовностей у певному режимі (який задається з пульта керування) формуються сигнали витримки і старту, що зберігаються в регістрах. За допомогою дешифраторів 7-сегментного коду функціонування пристрою наочно відображається на панелі індикаторів.